

Docket No.: 57810-074

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Customer Number: 20277
Isao Hasegawa, et al. : Confirmation Number:
Serial No.: : Group Art Unit:
Filed: September 11, 2003 : Examiner: Unknown
For: METHOD OF FABRICATING SEMICONDUCTOR DEVICE

CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

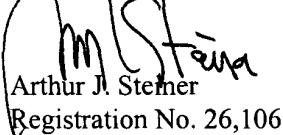
In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claims the priority of:

Japanese Patent Application No. 2002-270936, filed September 18, 2002

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY


Arthur J. Steiner
Registration No. 26,106

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 AJS:tlb
Facsimile: (202) 756-8087
Date: September 11, 2003

日本国特許庁

JAPAN PATENT OFFICE

McDermott, Will & Emery

57810-074
HASEGAWA et al.
September 11, 2003

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 9月18日

出願番号

Application Number:

特願2002-270936

[ST.10/C]:

[JP2002-270936]

出願人

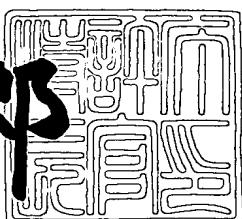
Applicant(s):

三洋電機株式会社

2003年 6月11日

特許庁長官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3045485

【書類名】 特許願

【整理番号】 NPC1020039

【提出日】 平成14年 9月18日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 29/786

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号
三洋電機株式会社内

【氏名】 長谷川 熱

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号
三洋電機株式会社内

【氏名】 曽谷 直哉

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【代理人】

【識別番号】 100104433

【弁理士】

【氏名又は名称】 宮園 博一

【手数料の表示】

【予納台帳番号】 073613

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001887

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項1】 溶融シリコンとの接触角が45°以下である第1の膜の上面および下面の少なくとも一方に接触するように、シリコン層を形成する工程と、

連続発振電磁波を用いて前記シリコン層を加熱することにより溶融した後、加熱域の連続的移動に伴う溶融領域と凝固領域との界面の移動により前記シリコン層の結晶化を行う工程とを備えた、半導体装置の製造方法。

【請求項2】 前記第1の膜は、シリコン酸化膜よりも溶融シリコンとの接触角が小さい、請求項1に記載の半導体装置の製造方法。

【請求項3】 前記シリコン層の上または下に、絶縁層を介して、吸収膜を形成する工程と、

前記吸収膜に連続発振型レーザの基本波を照射することにより前記吸収膜を発熱させ、その熱を利用して前記半導体層の結晶化を行う工程とをさらに備える、請求項1または2に記載の半導体装置の製造方法。

【請求項4】 吸収膜を形成する工程は、表示装置の画素部の遮光膜として流用可能なように予めパターニングする工程を含む、請求項3に記載の半導体装置の製造方法。

【請求項5】 前記シリコン層を形成する工程は、

前記第1の膜の上面上に接触するようにシリコン層を形成する工程を含み、

前記シリコン層の形成に先立って、基板上に、前記基板への熱の伝達を緩和するためのバッファ層を介して、前記第1の膜を形成する工程をさらに備える、請求項1～3のいずれか1項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体装置の製造方法に関し、より特定的には、シリコン層の結晶化を行う工程を含む半導体装置の製造方法に関する。

【0002】

【従来の技術】

近年、液晶表示装置の画素駆動用トランジスタとして、多結晶シリコン膜を能動層として用いた薄膜トランジスタ（以下、多結晶シリコンTFT）が採用されている。このような液晶表示装置では、低コスト化、高性能化および軽量コンパクト化のために、多結晶シリコンTFTの高性能化が要求されている。多結晶シリコンTFTの高性能化には、基板上の多結晶シリコン膜をできるだけ単結晶に近づける必要がある。

【0003】

従来、上記した多結晶シリコン膜をできるだけ単結晶に近づける方法の1つとして、連続発振型レーザを用いたものが知られている（たとえば、非特許文献1参照）。

【0004】

【非特許文献1】

AM-LCD'02, DIGEST OF TECHNICAL PAPER
RS, July 10-12, 2002, pp. 227-230

この非特許文献1では、基板上にシリコン酸化膜（ SiO_2 膜）を介して形成された非晶質シリコン層に、直接、連続発振型レーザである YVO_4 レーザの高調波（532 nm）を照射することによって、シリコン層の結晶化を行う。

【0005】

ところで、従来では、シリコン酸化膜（ SiO_2 膜）は、溶融シリコンとの接触角が小さいため、シリコン酸化膜とその上に形成される溶融シリコンとのぬれ性が悪い。このため、結晶化の際に溶融シリコンが凝集して塊状化するという不都合が生じる。そして、レーザの走査により、シリコン層の溶融／結晶界面を移動させる結晶成長方法では、加熱領域の移動に伴い、溶融領域も移動するため、塊状化の傾向が顕著になる。非特許文献1では、このような溶融シリコンの塊状化を抑制するために、シリコン酸化膜上に形成されたシリコン層を予めリボン状にパターニングすることによって溶融されるシリコン層の面積を少なくしている。

【0006】

【発明が解決しようとする課題】

しかしながら、非特許文献1では、上記のように、シリコン層をリボン状にパターニングしているため、パターニングされたシリコン層の領域に素子（TFT）を形成する必要がある。このため、パターニングしていない場合に比べて、素子を形成する領域が少なくなるという問題点がある。また、シリコン層をパターニングする工程が増加するため、その分、歩留りが低下するという問題点もある。

【0007】

また、非特許文献1では、 YVO_4 レーザの高調波（532 nm）を用いてシリコン層の結晶化を行うため、レーザ出力が小さい。その結果、生産性（スループット）を向上させるのが困難であるという問題点もある。

【0008】

この発明は上記のような課題を解決するためになされたものであり、この発明の1つの目的は、シリコン層のパターニングを行うことなく、シリコン層の塊状化を抑制することが可能な半導体装置の製造方法を提供することである。

【0009】

この発明のもう1つの目的は、上記の半導体装置の製造方法において、生産性（スループット）を向上させることである。

【0010】

【課題を解決するための手段】

この発明の一の局面による半導体装置の製造方法は、溶融シリコンとの接触角が45°以下である第1の膜の上面および下面の少なくとも一方に接触するよう、シリコン層を形成する工程と、連続発振電磁波を用いてシリコン層を加熱することにより溶融した後、加熱域の連続的移動に伴う溶融領域と凝固領域との界面の移動によりシリコン層の結晶化を行う工程とを備えている。

【0011】

この一の局面による半導体装置の製造方法では、上記のように、溶融シリコンとの接触角が45°以下である第1の膜の上面および下面の少なくとも一方に接

触するように、シリコン層を形成した後、シリコン層を溶融して結晶化を行うことによって、シリコン層が溶融する際に、溶融シリコンとの接触角が小さい第1の膜によりシリコン層と第1の膜との界面エネルギーが小さくなるので、シリコン層と第1の膜とのぬれ性を向上させることができる。これにより、シリコン層をパターニングすることなく、シリコン層が溶融した状態で凝集するのを抑制することができるので、シリコン層が溶融した状態で塊状化するのを抑制することができる。その結果、シリコン層のパターニングに起因する不都合を解消しながら、シリコン層の塊状化を抑制することができる。

【0012】

上記一の局面による半導体装置の製造方法において、好ましくは、第1の膜は、シリコン酸化膜よりも溶融シリコンとの接触角が小さい。このように構成すれば、シリコン酸化膜（ SiO_2 膜）をシリコン層の上面または下面に接触するよう形成した状態でシリコン層の結晶化を行う場合よりも、シリコン層の塊状化を抑制することができる。

【0013】

上記の場合、好ましくは、シリコン層の上または下に、絶縁層を介して、吸収膜を形成する工程と、吸収膜に連続発振型レーザの基本波を照射することにより吸収膜を発熱させ、その熱を利用して半導体層の結晶化を行う工程とをさらに備える。このように構成すれば、高調波に比べてレーザ出力が大きい基本波を用いて結晶化を行うことができるので、生産性（スループット）を向上させることができる。また、連続発振型レーザが照射された吸収膜の発熱を利用して半導体層を間接的に加熱することにより結晶化を行うことによって、吸収膜に照射される連続発振型レーザにある程度ばらつきがあったとしても、吸収膜から熱が半導体層に放射される際に、熱のばらつきを緩和することができる。これにより、巨大な結晶粒または単結晶を歩留りを低下することなく形成することができる。

【0014】

この場合、好ましくは、吸収膜を形成する工程は、表示装置の画素部の遮光膜として流用可能なように予めパターニングする工程を含む。このように構成すれば、吸収膜を遮光膜として流用することができるので、遮光膜を別途形成する必

要がない。その結果、製造プロセスを簡略化することができる。

【0015】

また、好ましくは、シリコン層を形成する工程は、第1の膜の上面に接触するようにシリコン層を形成する工程を含み、シリコン層の形成に先立って、基板上に、基板への熱の伝達を緩和するためのバッファ層を介して、第1の膜を形成する工程をさらに備える。このように構成すれば、第1の膜によりシリコン層の塊状化を抑制しながら、バッファ層により熱衝撃に起因する基板のクラックや歪みなどの発生を抑制することができる。

【0016】

なお、吸収膜を用いる場合、好ましくは、連続発振型の電磁波は、0.75 μm以上2.0 μm以下の波長を有する赤外線レーザを含む。このように構成すれば、赤外線レーザは、シリコン層に吸収されにくいので、吸収膜に効率的にレーザ光を吸収させることができる。これにより、吸収膜を効率よく加熱することができる。

【0017】

【発明の実施の形態】

以下、本発明を具体化した実施形態を図面に基づいて説明する。

【0018】

(第1実施形態)

図1～図5は、本発明の第1実施形態による半導体装置の製造方法を説明するための断面図および平面図である。また、図6は、本発明の効果を確認するための実験に用いた第1実施形態の製造方法により作製した構造を示した断面図であり、図7は、比較例による製造方法により作製した構造を示した断面図である。また、図8は、図6および図7に示した製造方法によるレーザ出力と結晶化状態との関係を示した概略図である。以下、図1～図8を参照して、第1実施形態による半導体装置の製造方法について説明する。

【0019】

まず、図1に示すように、減圧CVD法を用いて、ガラス基板1上に、SiO₂膜(シリコン酸化膜)2を約300nmの厚みで形成する。このシリコン酸化

膜2は、ガラス基板1への熱の伝達を緩和するためのバッファ層として機能する。この後、スパッタ法を用いて、シリコン酸化膜2上の所定領域に、M○からなる吸収膜3を約50nmの厚みで形成する。

【0020】

そして、吸収膜3を、図2に示すように、液晶表示装置または有機EL表示装置の画素部のブラックマトリックス（遮光膜）として後に流用できるように、マトリックス状の穴パターン3aを有するようにパターニングする。

【0021】

次に、図1に示すように、プラズマCVD法を用いて、吸収膜3を覆うように、シリコン酸化膜（SiO₂膜）4を、約80nmの厚みで形成する。

【0022】

その後、第1実施形態では、プラズマCVD法を用いて、シリコン酸化膜4上に、SiN_x膜（シリコン窒化膜）5を約20nmの厚みで形成する。ここで、SiN_x膜5は、溶融シリコンとの接触角が45°以下であり、かつ、SiO₂膜よりも溶融シリコンとの接触角が小さい。また、SiN_x膜5の熱伝導度（60Wm⁻¹K⁻¹）は、SiO₂膜の熱伝導度（1.4Wm⁻¹K⁻¹）よりも大きく、熱伝導性に優れている。なお、SiN_x膜5は、本発明の「第1の膜」の一例である。その後、SiN_x膜5上に、減圧CVD法を用いて、非晶質シリコン膜6を約50nmの厚みで形成する。なお、非晶質シリコン膜6は、本発明の「半導体層」の一例である。

【0023】

次に、図3に示すように、ガラス基板1の裏面側から、連続発振型のYAGレーザの基本波を照射することによって、非晶質シリコン膜6の結晶化を行う。この場合のレーザ照射条件は、レーザ出力：約375W、走査速度：約1m/sである。

【0024】

次に、図4に示すように、結晶化されたシリコン膜6aを覆うように、シリコン酸化膜（SiO₂膜）からなるゲート絶縁膜7を形成する。そのゲート絶縁膜7上の所定領域に、M○などからなるパターニングされたゲート電極8を形成す

る。ゲート電極8をマスクとして、結晶化されたシリコン膜6aに、不純物を注入することによって、LDD構造を有する一対のソース／ドレイン領域6bを形成する。また、必要に応じて、ゲート電極8の形成前に、結晶化されたシリコン膜6aにチャネルドープを行ってもよい。そして、注入した不純物を活性化するために、結晶化の場合と同様、連続発振型のYAGレーザによる照射を行う。これにより、一対のソース／ドレイン領域6bと、ゲート絶縁膜7と、ゲート電極8とからなる第1実施形態による多結晶シリコンTFTが形成される。

【0025】

また、第1実施形態では、図5に示すように、吸収膜3と、CMOSのnチャネルTFTのドレイン側に位置する電源ラインを構成する一方のソース／ドレイン領域6bとの間に、バイアス電圧を印加する。これにより、吸収膜3が基板バイアスプレートとして働くため、TFTのしきい値電圧 V_{th} の調整を行うことができる。

【0026】

第1実施形態では、上記のように、溶融シリコンとの接触角が45°以下である SiN_x 膜（シリコン窒化膜）5の上面に接触するように非晶質シリコン膜6を形成した後、非晶質シリコン膜6を溶融して結晶化を行うことによって、非晶質シリコン膜6が溶融する際に、溶融シリコンとの接触角が小さい SiN_x 膜5により非晶質シリコン膜6と SiN_x 膜5との界面エネルギーが小さくなるので、溶融シリコンと SiN_x 膜5とのぬれ性を向上させることができる。これにより、従来のように非晶質シリコン膜6をパターニングすることなく非晶質シリコン膜6が溶融した状態で凝集するのを抑制することができるので、非晶質シリコン膜6が溶融した状態で塊状化するのを抑制することができる。その結果、非晶質シリコン膜6のパターニングに起因する歩留りの低下などの不都合を解消しながら、非晶質シリコン膜6の塊状化を抑制することができる。

【0027】

ここで、図6～図8を参照して、非晶質シリコン膜の下面に接触するように溶融シリコンとの接触角が45°以下である SiN_x 膜を形成する場合の効果を確認するために行った実験について説明する。図6には、この実験で用いた第1実

施形態の製造方法により作製した構造が示されており、図7には、この実験で用いた比較例の製造方法により作製した構造が示されている。まず、図6に示した第1実施形態の製造方法により作製した構造では、ガラス基板1上に、減圧CVD法を用いて SiO_2 膜2を300nmの厚みで形成した後、 SiO_2 膜2上にスパッタ法を用いてMoからなる吸収膜3を50nmの厚みで形成した。そして、吸収膜3上に、プラズマCVD法を用いて、80nmの厚みを有する SiO_2 膜4および20nmの厚みを有する SiN_x 膜5を順次形成した。その後、減圧CVD法を用いて SiN_x 膜5上に非晶質シリコン膜6を50nmの厚みで形成した。

【0028】

その一方、図7に示した比較例の製造方法により作製した構造では、ガラス基板1上に、減圧CVD法を用いて SiO_2 膜2を300nmの厚みで形成した後、 SiO_2 膜2上にスパッタ法を用いてMoからなる吸収膜3を50nmの厚みで形成した。そして、吸収膜3上に、プラズマCVD法を用いて、100nmの厚みを有する SiO_2 膜4aを形成した後、その SiO_2 膜4a上に、非晶質シリコン膜6を減圧CVD法を用いて50nmの厚みで形成した。

【0029】

上記のようにして作製した図6および図7に示した構造に対して、連続発振型のYAGレーザを1m/sの走査速度で、レーザ出力を250Wから450Wに変化させて照射することによって、結晶化の状態を確認した。その結果、図8に示すような結果が得られた。具体的には、第1実施形態による構造および比較例による構造とともに、レーザ出力が270W以下である場合には、アモルファスの結晶状態であり、270Wから300Wまでは、固相成長状態であった。また、第1実施形態による構造および比較例による構造とともに、300Wから340Wまでは、溶融シリコンと溶融していないシリコンとが混在する結晶状態であった。その一方、レーザ出力が液相成長可能な出力を超えると、塊状化が発生することにより、膜構造の消失が発生した。この場合、良好に結晶化を行うことは、液相成長が可能な領域である。

【0030】

図8に示すように、 SiO_2 膜4a上に非晶質シリコン膜6が形成される比較例による製造方法では、液相成長することが可能なレーザ出力の範囲が340W～360W (350W±3%) であり、狭いことがわかる。これに対して、 SiN_x 膜5上に非晶質シリコン膜6が形成される第1実施形態による製造方法では、340W～410W (375W±9%) であり、比較例による製造方法に比べて、液相成長可能なレーザ出力範囲が拡大していることがわかる。このことから、第1実施形態による製造プロセスでは、プロセスマージンを拡大することができることが判明した。

【0031】

ここで、レーザ装置におけるレーザ出力の発振安定性を計測したところ、±4%の範囲でレーザ出力が変動する（ばらつく）ことが判明した。このことから、安定して液相成長を行うためには、レーザ出力の設定値に対して±4%の範囲よりも大きい範囲で液相成長することが可能なプロセス条件が必要である。この点を考慮すると、第1実施形態では、上記のように、375W±9%の範囲で液相成長を行うことができるので、レーザ出力装置の出力変動よりも広いプロセス条件を有する。その結果、第1実施形態では、安定して非晶質シリコン膜6の結晶化を行うことができる判明した。

【0032】

また、第1実施形態では、連続発振型のYAGレーザの基本波を照射することにより結晶化を行うことによって、高調波を用いる場合に比べて、レーザ出力を大きくすることができるので、生産性（スループット）を向上させることができる。

【0033】

また、第1実施形態では、 SiO_2 膜に比べて熱伝導性に優れた SiN_x 膜を用いることによって、吸収膜3で発生した熱を効率的に非晶質シリコン膜6に伝達することができる。これにより、効率よく非晶質シリコン膜6の結晶化を行うことができる。また、第1実施形態では、連続発振型YAGレーザの基本波は、非晶質シリコン膜6に吸収されにくい一方、Moからなる吸収膜3には吸収されやすいため、吸収膜3に効率的にレーザ光を吸収させることができる。これによつ

ても、吸収膜3を効率よく加熱することができるので、非晶質シリコン膜6の結晶化をより効率よく行うことができる。

【0034】

また、第1実施形態では、連続発振型のYAGレーザビーム100が照射された吸収膜3の発熱を利用して非晶質シリコン膜6を間接的に加熱することにより結晶化を行うことによって、吸収膜3に照射される連続発振型のYAGレーザビームにある程度ばらつきがあったとしても、吸収膜3から熱が非晶質シリコン膜6に伝導される際に、熱のばらつきを緩和することができる。これにより、巨大な結晶粒または単結晶を歩留りを低下させることなく形成することができる。

【0035】

また、第1実施形態では、非晶質シリコン膜6の結晶化後に、吸収膜3を液晶表示装置または有機EL表示装置の画素部のブラックマトリックス(BM)として流用することができるとともに、吸収膜3を基板バイアスプレートとして流用することができるので、吸収膜3を除去する工程とブラックマトリックスおよび基板バイアスプレートを新たに形成する工程とを省略することができる。その結果、製造プロセスを簡略化することができる。

【0036】

(第2実施形態)

図9および図10は、本発明の第2実施形態による半導体装置の製造方法を説明するための断面図である。図9および図10を参照して、この第2実施形態では、上記第1実施形態と異なり、上方からレーザビームを照射する場合について説明する。

【0037】

まず、図9に示すように、減圧CVD法を用いて、ガラス基板11上に、SiO₂膜(シリコン酸化膜)12を約300nmの厚みで形成する。このシリコン酸化膜12は、ガラス基板11への熱の伝達を緩和するためのバッファ層として機能する。その後、プラズマCVD法を用いて、シリコン酸化膜12上に、SiN_x膜13を約20nmの厚みで形成する。ここで、SiN_x膜13は、溶融シリコンとの接触角が45°以下であり、かつ、SiO₂膜よりも溶融シリコンとの

接触角が小さい。なお、 SiN_x 膜13は、本発明の「第1の膜」の一例である。その後、 SiN_x 膜13上に、減圧CVD法を用いて、非晶質シリコン膜14を約50nmの厚みで形成する。なお、非晶質シリコン膜14は、本発明の「半導体層」の一例である。この後、非晶質シリコン膜14を所定の形状にパターニングする。

【0038】

次に、非晶質シリコン膜14を覆うように、 SiO_2 膜からなるゲート絶縁膜15を形成する。スパッタ法を用いて、ゲート絶縁膜15上の所定領域に、Moからなる吸収膜16を約50nmの厚みで形成する。この後、ガラス基板1の上方側から、連続発振型のYAGレーザの基本波を照射することによって、非晶質シリコン膜14の結晶化を行う。この場合のレーザ照射条件は、レーザ出力：約400W、走査速度：約1m/sである。

【0039】

次に、吸収膜16をパターニングすることによって、図10に示すように、ゲート電極16aを形成する。ゲート電極16aをマスクとして、結晶化されたシリコン膜14aに、不純物を注入することによって、LDD構造を有する一对のソース／ドレイン領域14bを形成する。そして、注入した不純物を活性化するために、結晶化の場合と同様、連続発振型のYAGレーザによる照射を行う。これにより、一对のソース／ドレイン領域14bと、ゲート絶縁膜15と、ゲート電極16aとからなる第2実施形態による多結晶シリコンTFTが形成される。

【0040】

第2実施形態では、上記のように、 SiN_x 膜13とガラス基板11との間に、 SiO_2 膜12からなるバッファ層を大きい厚み（約300nm）で形成することによって、 SiN_x 膜13により溶融シリコンの塊状化を抑制しながら、バッファ層により熱衝撃に起因するガラス基板1のクラックや歪みなどの発生を抑制することができる。

【0041】

また、第2実施形態では、上記のように、吸収膜16をゲート電極16aとして流用することができるので、吸収膜16を除去する工程およびゲート電極を新

たに形成する工程を省略することができる。

【0042】

また、第2実施形態では、上記第1実施形態と同様、溶融シリコンとの接触角が45°以下であるSiN_x膜（シリコン窒化膜）13の上面に接触するように非晶質シリコン膜14を形成した後、非晶質シリコン膜14を溶融して結晶化を行うことによって、非晶質シリコン膜14が溶融する際に、溶融シリコンとの接触角が小さいSiN_x膜13により非晶質シリコン膜14とSiN_x膜13との界面エネルギーが小さくなるので、溶融シリコンとSiN_x膜13とのぬれ性を向上させることができ。これにより、非晶質シリコン膜14が溶融した状態で塊状化するのを抑制することができる。その結果、非晶質シリコン膜14のパターンングに起因する歩留りの低下などの不都合を解消しながら、非晶質シリコン膜14の塊状化を抑制することができる。

【0043】

なお、第2実施形態のその他の効果は、上記第1実施形態と同様である。

【0044】

なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内のすべての変更が含まれる。

【0045】

たとえば、上記実施形態では、溶融シリコンとの接触角が45°以下である膜の例として、SiN_x膜（シリコン窒化膜）を用いたが、本発明はこれに限らず、他の膜を用いてもよい。たとえば、SiONなどの絶縁膜や、SiCなどの半導体が考えられる。

【0046】

また、上記実施形態では、非晶質シリコン膜の下面に接触するように、SiN_x膜（シリコン窒化膜）を形成したが、本発明はこれに限らず、非晶質シリコン膜の上面または上下両面に接触するように、SiN_x膜（シリコン窒化膜）を形成してもよい。

【0047】

また、上記実施形態では、連続発振型のYAGレーザを用いたが、本発明はこれに限らず、赤外線レーザであれば、他のレーザを用いてもよい。たとえば、半導体レーザや、ガラスレーザ、 YVO_4 レーザなどが考えられる。また、連続発振型レーザに代えて、連続加熱が可能な高周波、マイクロ波、ランプ光を用いてもよい。これらの連続発振型レーザ、高周波、マイクロ波、ランプ光などを総称して、本発明では、「電磁波」という。

【0048】

また、上記実施形態では、ソース／ドレイン領域の不純物の活性化を、連続発振型YAGレーザを用いて行う例を示したが、本発明はこれに限らず、ソース／ドレイン領域の不純物の活性化を、ELA（エキシマレーザアニール）法、RTA（Rapid Thermal Annealing）法、または、比較的低温のアニール法によって行うようにしてもよい。

【0049】

また、上記実施形態では、Moからなる吸収膜を用いた例を示したが、本発明はこれに限らず、高融点金属や合金その他の導電膜等も吸収膜として使用可能である。

【0050】

【発明の効果】

以上のように、本発明によれば、シリコン層のバターニングを行うことなく、シリコン層の塊状化を抑制することが可能な半導体装置の製造方法を提供することができる。

【図面の簡単な説明】

【図1】

本発明の第1実施形態による半導体装置の製造プロセスを説明するための断面図である。

【図2】

図1に示した吸収膜を形成する工程を示した平面図である。

【図3】

本発明の第1実施形態による半導体装置の製造プロセスを説明するための断面図である。

【図4】

本発明の第1実施形態による半導体装置の製造プロセスを説明するための断面図である。

【図5】

本発明の第1実施形態による半導体装置の製造プロセスを説明するための断面図である。

【図6】

本発明の効果を確認するための実験に用いた第1実施形態の製造方法によって作製した構造を示した断面図である。

【図7】

本発明の効果を確認するために行った実験に用いた比較例による製造方法により作製した構造を示した断面図である。

【図8】

図6および図7に示した製造方法によるレーザ出力と結晶化状態との関係を示した概略図である。

【図9】

本発明の第2実施形態による半導体装置の製造プロセスを説明するための断面図である。

【図10】

本発明の第2実施形態による半導体装置の製造プロセスを説明するための断面図である。

【符号の説明】

- 1、11 ガラス基板
- 2、12 SiO₂膜（シリコン酸化膜、バッファ層）
- 3、16 吸収膜
- 4 SiO₂膜（シリコン酸化膜）
- 5、13 SiN_x膜（シリコン窒化膜、第1の膜）

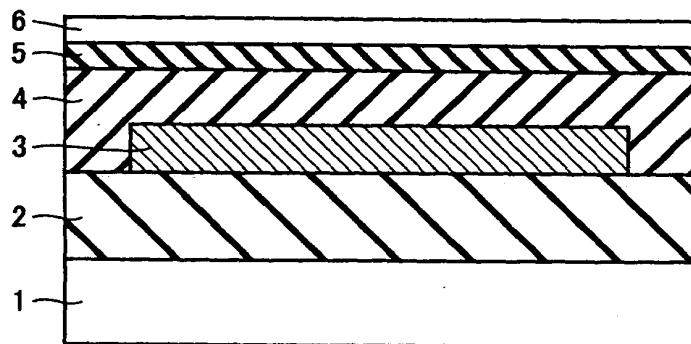
6、14 非晶質シリコン膜（半導体層）

7、15 ゲート絶縁膜

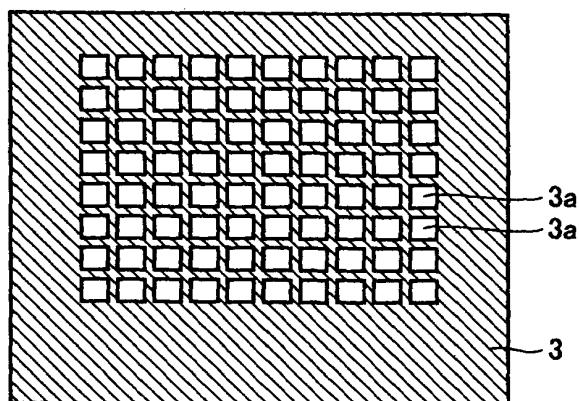
8、16a ゲート電極

【書類名】 図面

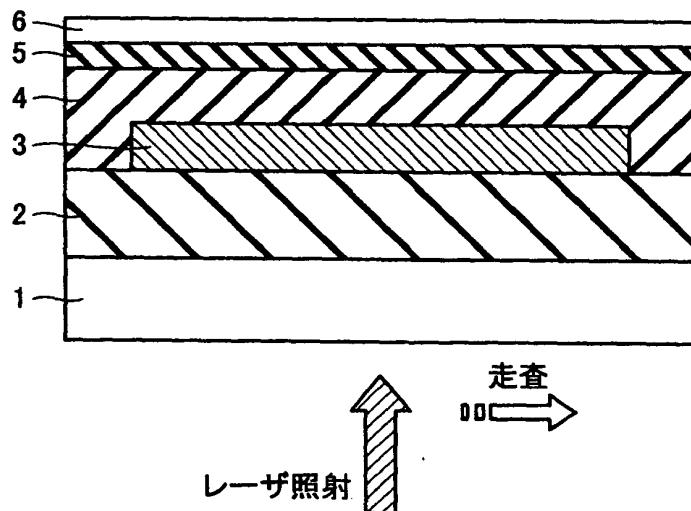
【図1】



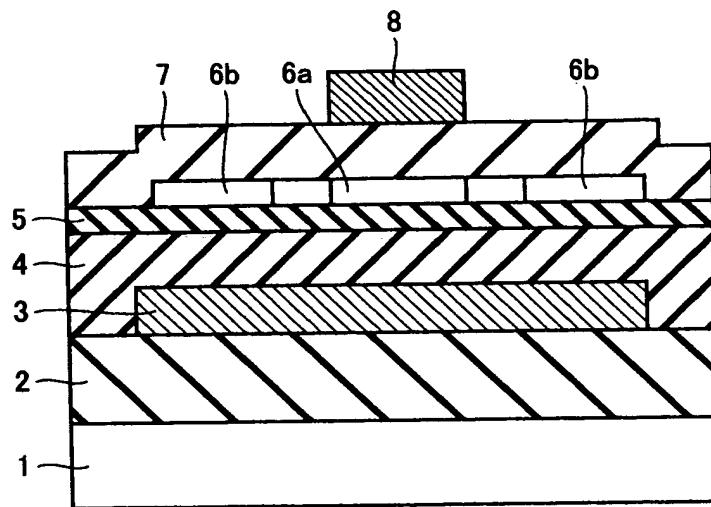
【図2】



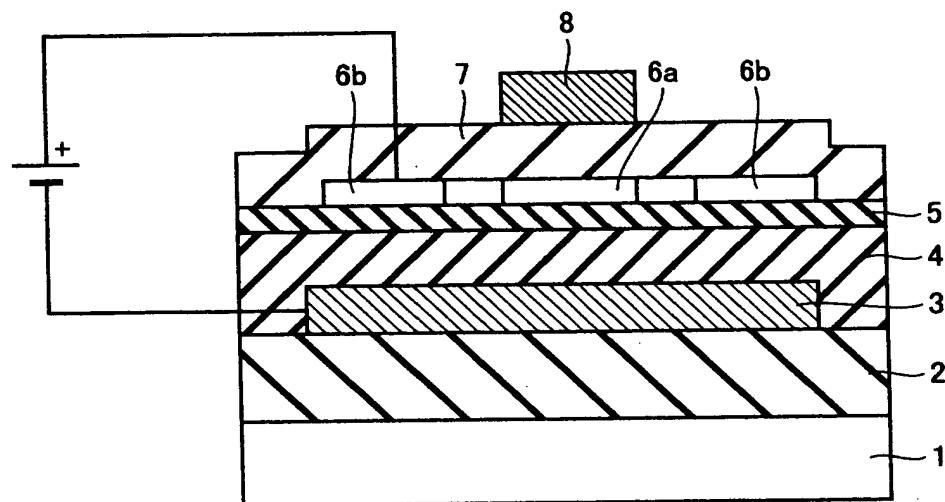
【図3】



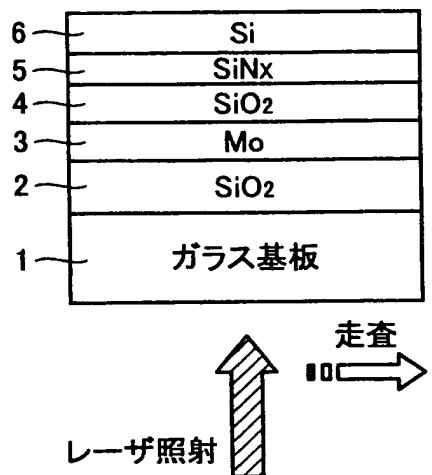
【図4】



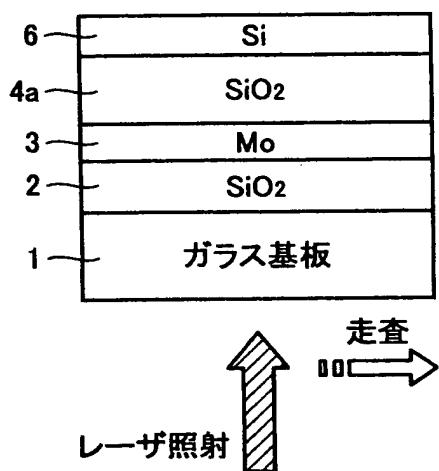
【図5】



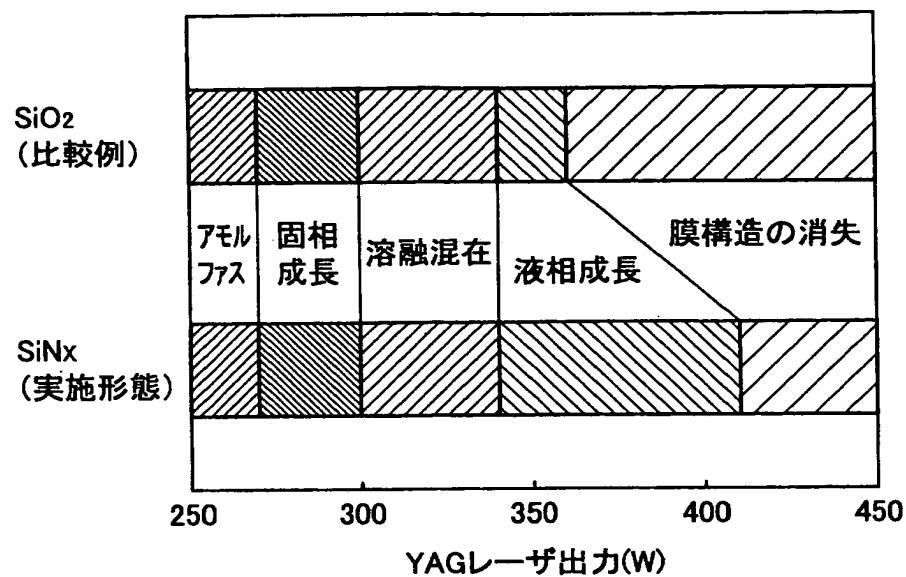
【図6】



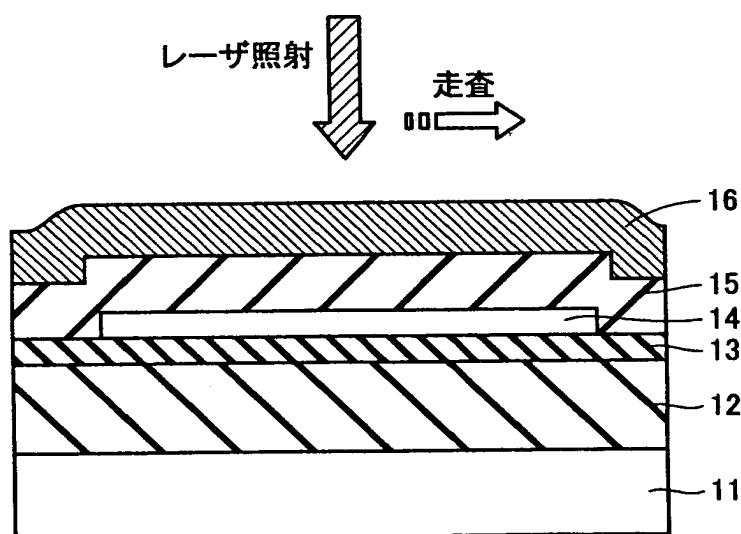
【図7】



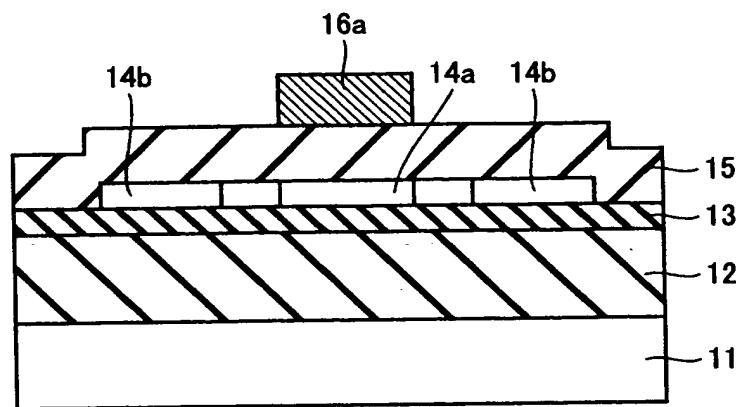
【図8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 シリコン層をパターニングすることなく、シリコン層が溶融した状態で塊状化するのを抑制することが可能な半導体装置の製造方法を提供する。

【解決手段】 この半導体装置の製造方法は、溶融シリコンとの接触角が45°以下であるSiN_x膜5の上面に接触するように、非晶質シリコン膜6を形成する工程と、連続発振型のYAGレーザの基本波を用いて、非晶質シリコン膜6を加熱することにより溶融した後、加熱域の連続的移動に伴う溶融領域と凝固領域との界面の移動により非晶質シリコン膜6の結晶化を行う工程とを備えている。

【選択図】 図3

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住所 大阪府守口市京阪本通2丁目5番5号
氏名 三洋電機株式会社